

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANTS : Sung-Tae Kim et al.
SERIAL NO. : Not Yet Assigned
FILED : November 19, 2003
FOR : RECONFIGURABLE ADD/DROP MODULE

PETITION FOR GRANT OF PRIORITY UNDER 35 USC 119

MAIL STOP PATENT APPLICATION
COMMISSIONER FOR PATENTS
P.O. BOX 1450
ALEXANDRIA, VA. 22313-1450

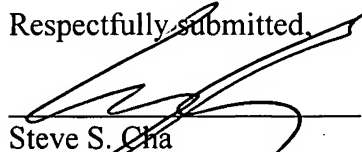
Dear Sir:

Applicant hereby petitions for grant of priority of the present Application on the basis of the following prior filed foreign Application:

<u>COUNTRY</u>	<u>SERIAL NO.</u>	<u>FILING DATE</u>
Republic of Korea	2003-32059	May 20, 2003

To perfect Applicant's claim to priority, a certified copy of the above listed prior filed Application is enclosed. Acknowledgment of Applicant's perfection of claim to priority is accordingly requested.

Respectfully submitted,


Steve S. Cha
Attorney for Applicant
Registration No. 44,069

CHA & REITER
210 Route 4 East, Suite 103
Paramus, NJ 07652
(201)226-9245

Date: November 19, 2003

Certificate of Mailing Under 37 CFR 1.8

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope addressed to MAIL STOP PATENT APPLICATION, COMMISSIONER FOR PATENTS, P. O. BOX 1450, ALEXANDRIA, VA. 22313-1450 on November 19, 2003.

Steve S. Cha, Reg. No. 44,069
Name of Registered Rep.)


(Signature and Date)



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0032059
Application Number

출원 년 월 일 : 2003년 05월 20일
Date of Application MAY 20, 2003

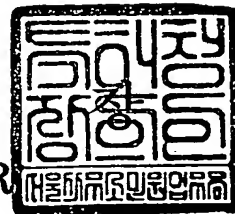
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 08 월 26 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0013
【제출일자】	2003.05.20
【국제특허분류】	G02B
【발명의 명칭】	재구성 가능한 애드/드롭 모듈
【발명의 영문명칭】	RECONFIGURABLE ADD/DROP MODULE
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이건주
【대리인코드】	9-1998-000339-8
【포괄위임등록번호】	2003-001449-1
【발명자】	
【성명의 국문표기】	김성태
【성명의 영문표기】	KIM, Sung Tae
【주민등록번호】	720518-1690614
【우편번호】	440-320
【주소】	경기도 수원시 장안구 율전동 삼호진덕아파트 208동 605호
【국적】	KR
【발명자】	
【성명의 국문표기】	황성택
【성명의 영문표기】	HWANG, Seong Taek
【주민등록번호】	650306-1535311
【우편번호】	459-707
【주소】	경기도 평택시 독곡동 대림아파트 102-303
【국적】	KR
【발명자】	
【성명의 국문표기】	김영석
【성명의 영문표기】	KIM, Young Seok

【주민등록번호】 611021-1684623
【우편번호】 463-050
【주소】 경기도 성남시 분당구 서현동 310번지 효자촌
614-802
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조
의 규정에 의한 출원심사 를 청구합니다. 대리인
이건주 (인)
【수수료】
【기본출원료】 17 면 29,000 원
【가산출원료】 0 면 0 원
【우선권주장료】 0 건 0 원
【심사청구료】 2 항 173,000 원
【합계】 202,000 원

【요약서】

【요약】

본 발명에 따른 재구성 가능한 애드/드롭 모듈은, 제1 내지 제3 포트를 구비하고, 제1 및 제3 포트는 외부 광섬유와 연결되며, 제1 포트에 입력된 광신호를 제2 포트로 출력하고, 제2 포트에 입력된 광신호를 제3 포트로 출력하는 제1 써큘레이터와; 상기 제1 써큘레이터의 제2 포트와 연결되며 상기 광신호의 통로가 되는 다중화 포트와, 각각 역다중화된 해당 채널의 통로가 되는 다수의 역다중화 포트를 구비하는 광 다중화/역다중화기와; 제1 내지 제3 포트를 구비하고, 상기 제2 포트는 해당 역다중화 포트와 연결되며, 제2 포트에 입력된 채널은 제3 포트로 출력하고, 제1 포트에 입력된 채널은 제2 포트로 출력하는 제2 써큘레이터와, 제1 내지 제4 포트를 구비하고, 제1 포트는 상기 제2 써큘레이터의 제3 포트와 연결되며, 제3 포트는 상기 제2 써큘레이터의 제1 포트와 연결되고, 패스되는 채널의 통로를 위해 제1 포트는 제3 포트와 가변적으로 연결되며, 드롭되는 채널의 통로를 위해 제1 포트는 제4 포트와 가변적으로 연결되고, 애드되는 채널의 통로를 위해 제2 포트는 제3 포트와 가변적으로 연결되는 광 스위치를 각각 포함하는 다수의 애드/드롭부를 포함한다.

【대표도】

도 2

【색인어】

애드/드롭 모듈, 써큘레이터, 광 스위치, 광 다중화/역다중화기

【명세서】

【발명의 명칭】

재구성 가능한 애드/드롭 모듈{RECONFIGURABLE ADD/DROP MODULE}

【도면의 간단한 설명】

도 1은 종래에 따른 재구성 가능한 애드/드롭 모듈의 구성을 나타내는 도면

도 2는 본 발명에 따른 재구성 가능한 애드/드롭 모듈의 구성을 나타내는 도면.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<3> 본 발명은 파장분할다중 광전송 시스템(wavelength division multiplexing optical transmission system: WDM optical transmission system)에 관한 것으로서, 특히 상기 광전송 시스템 내에서 진행하는 다중화된 광신호에 대하여 채널 애드 또는 드롭(channel add/drop)를 수행하기 위한 애드/드롭 모듈(add/drop module)에 관한 것이다.

<4> 메트로(metro) WDM 광전송 시스템은 각 노드(node)에서 광신호의 애드/드롭 기능을 구현할 수 있는 유연한(flexible) 형태로 발전되고 있다. 기존 광섬유

인프라(infra)의 비용 효율(cost-effective)을 높일 수 있는 양방향 광전송 시스템에도 많은 관심이 집중되고 있다. 특히, 한 가닥 광섬유 양방향 링 네트워크(single-fiber bidirectional ring network)에 대한 연구가 많이 진행되고 있다. 이러한 광전송 시스템의 구조에서 가장 핵심적인 역할을 하는 것은 애드/드롭 모듈이다. 다양한 네트워크의 구조에 따라 여러 가지 애드/드롭 모듈이 개발되었다. 그 중에서, 1 개의 광 다중화/역다중화기(optical multiplexer/demultiplexer)를 이용한 반사 형태의 재구성 가능한 애드/드롭 모듈은 써큘레이터(circulator: CIR), 광 스위치(optical switch: SW), 광섬유 격자(fiber Bragg grating: FBG)로 구성되는 것이 통상적이다.

<5> 이하, 종래에 따른 써큘레이터는 각각 다수의 포트를 구비하는데, 상기 써큘레이터의 참조 번호가 '###'인 경우에 그 포트는 'm'으로 도시함과 더불어 '###m'으로 기재하기로 한다.

<6> 도 1은 종래에 따른 재구성 가능한 애드/드롭 모듈의 구성을 나타내는 도면이다. 상기 애드/드롭 모듈(100)은 제1 써큘레이터(120)와, 광 다중화/역다중화기(130)와, 제1 내지 제 n 애드/드롭부(140, 150)를 포함한다.

<7> 상기 제1 써큘레이터(120)는 제1 내지 제3 포트(1201~1203)를 구비하고, 제1 및 제3 포트(1201, 1203)는 외부 광섬유(110)에 연결된다. 상기 제1 써큘레이터(120)는 상기 외부 광섬유(110)를 통해 제1 포트(1201)에 입력된 광신호를 제2 포트(1202)로 출력하고, 제2 포트(1202)에 입력된 광신호를 제3 포트(1203)로 출력한다. 상기 제1 써큘레이터(120)는 파장 무의존성 소자로서, 그 상위 포트에 입력된 광신호를 그 인접한 하위 포트에 출력하도록 구성된다.

- <8> 상기 광 다중화/역다중화기(130)는 그 일측에 하나의 다중화 포트 (multiplexing port: MP, 131)와 그 타측에 제1 내지 제n 역다중화 포트 (demultiplexing port: DP, 132,133)를 구비하며, 상기 광 다중화/역다중화기 (130)는 다중화 포트(131)에 입력된 다중화된 광신호를 파장별로 역다중화하여 제1 내지 제n 역다중화 포트(132,133)로 출력하고, 제1 내지 제n 역다중화 포트 (132,133)에 입력된 제1 내지 제n 채널($\lambda_1 \sim \lambda_n$)을 다중화하여 다중화 포트(131)로 출력한다. 상기 광 다중화/역다중화기(130)의 다중화 포트(131)는 상기 제1 써큘레이터(120)의 제2 포트(1202)와 연결된다. 상기 광 다중화/역다중화기(130)의 제1 내지 제n 역다중화 포트들(132,133)은 상기 제1 내지 제n 애드/드롭부 (140,150)와 일대일 연결된다.
- <9> 상기 제1 내지 제n 애드/드롭부(140,150)는 각각 1×2 광 스위치(141,151)와, 광섬유 격자(142,152)와, 써큘레이터(143,153)를 포함한다. 상기 제1 내지 제n 애드/드롭부(140,150)는 모두 동일한 구성을 가지므로, 상기 제1 애드/드롭부 (140)에 대해서만 설명하기로 한다.
- <10> 상기 제1 애드/드롭부(140)는 제1 광 스위치(141)와, 제1 광섬유 격자(142)와, 제21 써큘레이터(143)를 포함한다.
- <11> 상기 제1 광 스위치(141)는 그 일측에 제1 포트(1411)와, 그 타측에 제2 및 제3 포트(1412,1413)를 구비하며, 제1 포트(1411)는 상기 광 다중화/역다중화기 (130)의 제1 역다중화 포트(132)와 연결되고, 제2 포트(1412)는 상기 광섬유 격자(142)와 연결되며, 제3 포트(1413)는 상기 제21 써큘레이터(143)와 연결된다. 상기 제1 광 스위치(141)의 제1 포트(1411)는 제2 및 제3 포트(1412,1413) 중 하

나와 선택적으로 연결된다. 상기 제1 광 스위치(141)는 바(bar) 상태에서 제1 포트(1411)와 제2 포트(1412)가 서로 연결되고, 크로스(cross) 상태에서 제1 포트(1411)와 제3 포트(1413)가 서로 연결된다.

<12> 상기 광섬유 격자(142)는 기설정된 파장의 제1 채널($\lambda 1$)을 반사시킨다.

<13> 상기 제21 써큘레이터(143)는 제1 내지 제3 포트(1431~1433)를 구비하며, 제2 포트(1432)는 상기 광 스위치(141)의 제3 포트(1413)와 연결된다. 상기 제21 써큘레이터(143)는 제2 포트(1432)에 입력된 제1 채널($\lambda 1$)을 제3 포트(1433)로 출력함으로써 상기 제1 채널($\lambda 1$)을 제거하고, 제1 포트(1431)에 입력된 채널을 제2 포트(1432)로 출력함으로써 상기 제1 채널($\lambda 1$)을 추가한다. 상기 제21 써큘레이터(143)는 파장 무의존성 소자로서, 그 상위 포트에 입력된 광신호를 그 인접한 하위 포트에 출력하도록 구성된다.

<14> 상기 애드/드롭 모듈(100)이 외부 광섬유(110)를 통해 입력되며 제1 내지 제n 채널($\lambda 1 \sim \lambda n$)로 이루어진 광신호를 그대로 패스(pass)시키는 제1 과정과, 상기 광신호에서 제1 채널($\lambda 1$)을 제거한 후 제1 채널($\lambda 1$)을 추가하는 제2 과정을 설명하기로 한다.

<15> 먼저 제1 과정을 설명하면, 제어부(미도시)는 상기 제1 내지 제n 광 스위치(141, 151)를 바 상태로 제어한다. 상기 제1 써큘레이터(120)의 제1 포트(1201)에 입력된 광신호는 제2 포트(1202)로 출력되고, 상기 광 다중화/역다중화기(130)는 다중화 포트(131)에 입력된 광신호를 파장분할 역다중화하여 제1 내지

제 n 포트(132,133)로 출력한다. 상기 제1 애드/드롭부(140)의 제1 광 스위치(141)는 제1 포트(1411)에 입력된 제1 채널($\lambda 1$)을 제2 포트(1412)로 출력하고, 상기 제1 광섬유 격자(142)는 입력된 제1 채널($\lambda 1$)을 반사시킨다. 상기 제1 광 스위치(141)는 제2 포트(1412)에 입력된 제1 채널($\lambda 1$)을 제1 포트(1411)로 출력한다. 이와 같은 방식으로, 상기 제2 내지 제 n 애드/드롭부(140,150)는 입력된 제2 내지 제 n 채널($\lambda 1 \sim \lambda n$)을 그대로 패스시키게 된다. 상기 광 다중화/역다중화기(130)는 제1 내지 제 n 역다중화 포트(132,133)에 입력된 제1 내지 제 n 채널($\lambda 1 \sim \lambda n$)을 파장분할 다중화하여 다중화 포트(131)로 출력하고, 상기 제1 써큘레이터(120)는 제2 포트(1202)에 입력된 다중화된 광신호를 상기 외부 광섬유(110)와 연결된 제3 포트(1203)로 출력한다.

<16> 다음으로 제2 과정을 설명하면, 제어부는 상기 제1 광 스위치(141)를 크로스 상태로 제어하고, 나머지 광 스위치(151)를 바 상태로 제어한다. 상기 제1 써큘레이터(120)의 제1 포트(1201)에 입력된 광신호는 제2 포트(1202)로 출력되고, 상기 광 다중화/역다중화기(130)는 다중화 포트(131)에 입력된 광신호를 파장분할 역다중화하여 제1 내지 제 n 포트(132,133)로 출력한다. 상기 제1 광 스위치(141)는 제1 포트(1411)에 입력된 제1 채널($\lambda 1$)을 제3 포트(1413)로 출력하고, 상기 제21 써큘레이터(143)는 제2 포트(1432)에 입력된 제1 채널($\lambda 1$)을 제3 포트(1433)로 출력함으로써, 상기 제1 채널($\lambda 1$)을 제거한다. 상기 제21 써큘레이터(143)는 제1 포트(1431)에 입력된 제1 채널($\lambda 1$)을 제2 포트(1432)로 출력함으로써, 상기 제1 채널($\lambda 1$)을 추가한다. 상기 제1 광 스위치(141)는 제3 포트(1413)에 입력된 제1

채널($\lambda 1$)을 제1 포트(1411)로 출력한다. 상기 나머지 애드/드롭부들(150)은 입력된 제2 내지 제n 채널($\lambda 2 \sim \lambda n$)을 그대로 패스시킨다. 상기 광 다중화/역다중화기(130)는 제1 내지 제n 역다중화 포트(132,133)에 입력된 제1 내지 제n 채널($\lambda 1 \sim \lambda n$)을 파장분할 다중화하여 다중화 포트(131)로 출력하고, 상기 제1 써큘레이터(120)는 제2 포트(1202)에 입력된 다중화된 광신호를 상기 외부 광섬유(110)와 연결된 제3 포트(1203)로 출력한다.

<17> 상기 애드/드롭 모듈(100)은 모든 제1 내지 제n 채널($\lambda 1 \sim \lambda n$)에 대해서 제1 내지 제n 광 스위치(141,151)의 동작들을 각각 달리 할 수 있으므로, 재구성 가능하다는 이점을 갖는다.

<18> 그러나, 상술한 바와 같은 종래의 애드/드롭 모듈(100)에서 각 애드/드롭부(140,150)는 해당 채널을 패스시키기 위해 상기 광섬유 격자(141,151)(또는 미러와 같은 반사체)를 구비해야하며, 해당 채널의 파장에 맞게 상기 광섬유 격자(141,151)의 반사 파장을 설정해야 한다. 이와 같이 고비용의 광섬유 격자(141,151)를 구비해야 하므로, 전체 애드/드롭 모듈(100)의 제작비가 상승하며 그 구조가 복잡하다는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<19> 본 발명은 상기한 종래의 문제점을 해결하기 위하여 안출한 것으로서, 본 발명의 목적은 종래에 비하여 제작비가 저렴하고 간단한 구성을 갖는 애드/드롭 모듈을 제공함에 있다.

<20> 상기한 목적을 달성하기 위하여, 본 발명에 따른 재구성 가능한 애드/드롭 모듈은, 제1 내지 제3 포트를 구비하고, 제1 및 제3 포트는 외부 광섬유와 연결되며, 제1 포트에 입력된 광신호를 제2 포트로 출력하고, 제2 포트에 입력된 광신호를 제3 포트로 출력하는 제1 써큘레이터와; 상기 제1 써큘레이터의 제2 포트와 연결되며 상기 광신호의 통로가 되는 다중화 포트와, 각각 역다중화된 해당 채널의 통로가 되는 다수의 역다중화 포트를 구비하는 광 다중화/역다중화기와; 제1 내지 제3 포트를 구비하고, 상기 제2 포트는 해당 역다중화 포트와 연결되며, 제2 포트에 입력된 채널은 제3 포트로 출력하고, 제1 포트에 입력된 채널은 제2 포트로 출력하는 제2 써큘레이터와, 제1 내지 제4 포트를 구비하고, 제1 포트는 상기 제2 써큘레이터의 제3 포트와 연결되며, 제3 포트는 상기 제2 써큘레이터의 제1 포트와 연결되고, 패스되는 채널의 통로를 위해 제1 포트는 제3 포트와 가변적으로 연결되며, 드롭되는 채널의 통로를 위해 제1 포트는 제4 포트와 가변적으로 연결되고, 애드되는 채널의 통로를 위해 제2 포트는 제3 포트와 가변적으로 연결되는 광 스위치를 각각 포함하는 다수의 애드/드롭부를 포함한다.

【발명의 구성 및 작용】

<21> 이하에서는 첨부도면들을 참조하여 본 발명의 실시예를 상세히 설명하기로 한다. 본 발명을 설명함에 있어서, 관련된 공지기능, 혹은 구성에 대한 구체적인 설명은 본 발명의 요지를 모호하지 않게 하기 위하여 생략한다.

- <22> 이하, 본 발명에 따른 써큘레이터 및 광 스위치는 각각 다수의 포트를 구비하는데, 상기 써큘레이터 또는 광 스위치의 참조 번호가 '###'인 경우에 그 포트는 'm'으로 도시함과 더불어 '###m'으로 기재하기로 한다.
- <23> 도 2는 본 발명에 따른 재구성 가능한 애드/드롭 모듈의 구성을 나타내는 도면이다. 상기 애드/드롭 모듈(200)은 제1 써큘레이터(220)와, 광 다중화/역다중화기(230)와, 제1 내지 제 n 애드/드롭부(240,250)를 포함한다.
- <24> 상기 제1 써큘레이터(220)는 제1 내지 제3 포트(2201~2203)를 구비하고, 제1 및 제3 포트(2201,2203)는 외부 광섬유(210)에 연결된다. 상기 제1 써큘레이터(220)는 상기 외부 광섬유(210)를 통해 제1 포트(2201)에 입력된 광신호를 제2 포트(2202)로 출력하고, 제2 포트(2202)에 입력된 광신호를 제3 포트(2203)로 출력한다. 상기 제1 써큘레이터(220)는 파장 무의존성 소자로서, 그 상위 포트에 입력된 광신호를 그 인접한 하위 포트에 출력하도록 구성된다.
- <25> 상기 광 다중화/역다중화기(230)는 그 일측에 하나의 다중화 포트(231)와 그 타측에 제1 내지 제n 역다중화 포트(232,233)를 구비하며, 상기 광 다중화/역다중화기(230)는 다중화 포트(231)에 입력된 다중화된 광신호를 파장별로 역다중화하여 제1 내지 제n 역다중화 포트(232,233)로 출력하고, 제1 내지 제n 역다중화 포트(232,233)에 입력된 제1 내지 제n 채널($\lambda_1 \sim \lambda_n$)을 다중화하여 다중화 포트(231)로 출력한다. 상기 광 다중화/역다중화기(230)의 다중화 포트(231)는 상기 제1 써큘레이터(220)의 제2 포트(2202)와 연결된다. 상기 광 다중화/역다중화기(230)의 제1 내지 제n 역다중화 포트들(232,233)은 상기 제1 내지 제n 애드/드롭부(240,250)와 일대일 연결된다. 상기 광 다중화/역다중화기(230)는 반도체 기

판 상에 집적되는 1개 도파관 격자 라우터(waveguide grating router: WGR)를 포함할 수 있다.

<26> 상기 제1 내지 제n 애드/드롭부(240,250)는 각각 써큘레이터(241,251)와, 2개 광 스위치(242,252)를 포함한다. 상기 제1 내지 제n 애드/드롭부(240,250)는 모두 동일한 구성을 가지므로, 상기 제1 애드/드롭부(240)에 대해서만 설명하기로 한다.

<27> 상기 제1 애드/드롭부(240)는 제21 써큘레이터(241)와, 제1 광 스위치(242)를 포함한다.

<28> 상기 제21 써큘레이터(241)는 제1 내지 제3 포트(2411~2413)를 구비하며, 제2 포트(2412)는 상기 광 다중화/역다중화기(230)의 제1 역다중화 포트(232)와 연결된다. 상기 제21 써큘레이터(241)는 제2 포트(2412)에 입력된 제1 채널(λ_1)을 제3 포트(2413)로 출력하고, 제1 포트(2411)에 입력된 제1 채널(λ_1)을 제2 포트(2412)로 출력한다. 상기 제21 써큘레이터(241)는 파장 무의존성 소자로서, 그 상위 포트에 입력된 광신호를 그 인접한 하위 포트에 출력하도록 구성된다.

<29> 상기 제1 광 스위치(242)는 그 일측에 배치된 제1 및 제2 포트(2421,2422)와, 그 타측에 배치된 제3 및 제4 포트(2423,2424)를 구비한다. 상기 제1 광 스위치(242)의 제1 포트(2421)는 상기 제21 써큘레이터(241)의 제3 포트(2413)와 연결되며, 상기 제1 광 스위치(242)의 제3 포트(2423)는 상기 제21 써큘레이터(241)의 제1 포트(2411)와 연결된다. 상기 제1 광 스위치(242)의 제1 포트(2421)는 패스되는 채널의 통로를 위해 제3 포트(2423)와 가변적으로 연결되며, 드롭되는 채널의

통로를 위해 제1 포트(2421)는 제4 포트(2424)와 가변적으로 연결되고, 애드되는 채널의 통로를 위해 제2 포트(2422)는 제3 포트(2423)와 가변적으로 연결된다. 상기 제1 광 스위치(242)는 바 상태에서 제1 포트(2421)와 제3 포트(2423)가 서로 연결된다. 상기 제1 광 스위치(242)는 크로스 상태에서 제1 포트(2421)와 제4 포트(2424)가 서로 연결되고, 제2 포트(2422)와 제3 포트(2423)가 서로 연결된다.

<30> 상기 애드/드롭 모듈(200)이 외부 광섬유(210)를 통해 입력되며 제1 내지 제n 채널($\lambda_1 \sim \lambda_n$)로 이루어진 광신호를 그대로 패스시키는 제1 과정과, 상기 광 신호에서 제1 채널(λ_1)을 제거한 후 제1 채널(λ_1)을 추가하는 제2 과정을 설명하기로 한다.

<31> 먼저 제1 과정을 설명하면, 제어부(미도시)는 상기 제1 내지 제n 광 스위치(242, 252)를 바 상태로 제어한다. 상기 제1 써큘레이터(220)의 제1 포트(2201)에 입력된 광신호는 제2 포트(2202)로 출력되고, 상기 광 다중화/역다중화기(230)는 다중화 포트(231)에 입력된 광신호를 파장분할 역다중화하여 제1 내지 제n 포트(232, 233)로 출력한다. 상기 제1 애드 드롭부(240)의 제21 써큘레이터(241)는 제2 포트(2412)에 입력된 제1 채널(λ_1)을 제3 포트(2413)로 출력하고, 상기 제1 광 스위치(242)는 제1 포트(2421)에 입력된 제1 채널(λ_1)을 제3 포트(2423)로 출력한다. 상기 제21 써큘레이터(241)는 제1 포트(2411)에 입력된 제1 채널(λ_1)을 제2 포트(2412)로 출력한다. 이와 같은 방식으로, 상기 나머지 애드/드롭부(250)는 입력된 제2 내지 제n 채널($\lambda_2 \sim \lambda_n$)을 그대로 패스시키게 된다. 상기 광 다중화/역다중화기(230)는 제1 내지 제n 역다중화 포트(232, 233)에 입력

된 제1 내지 제n 채널($\lambda_1 \sim \lambda_n$)을 파장분할 다중화하여 다중화 포트(231)로 출력하고, 상기 제1 써큘레이터(220)는 제2 포트(2202)에 입력된 다중화된 광신호를 상기 외부 광섬유(210)와 연결된 제3 포트(2203)로 출력한다.

<32> 다음으로 제2 과정을 설명하면, 제어부는 상기 제1 광 스위치(242)를 크로스 상태로 제어하고, 나머지 광 스위치(252)를 바 상태로 제어한다. 상기 제1 써큘레이터(220)의 제1 포트(2201)에 입력된 광신호는 제2 포트(2202)로 출력되고, 상기 광 다중화/역다중화기(230)는 다중화 포트(231)에 입력된 광신호를 파장분할 역다중화하여 제1 내지 제n 포트(232, 233)로 출력한다. 상기 제1 애드/드롭부(240)의 제21 써큘레이터(241)는 제2 포트(2412)에 입력된 제1 채널(λ_1)을 제3 포트(2413)로 출력하고, 상기 제1 광 스위치(242)는 제1 포트(2421)에 입력된 제1 채널(λ_1)을 제4 포트(2424)로 출력함으로써, 상기 제1 채널(λ_1)을 제거한다. 상기 제1 광 스위치(242)는 제2 포트(2422)에 입력된 제1 채널(λ_1)을 제3 포트(2423)로 출력함으로써, 상기 제1 채널(λ_1)을 추가한다. 상기 제21 써큘레이터(241)는 제1 포트(2411)에 입력된 제1 채널(λ_1)을 제2 포트(2412)로 출력한다. 나머지 애드/드롭부(250)는 입력된 제2 내지 제n 채널($\lambda_2 \sim \lambda_n$)을 그대로 패스시킨다. 상기 광 다중화/역다중화기(230)는 제1 내지 제n 역다중화 포트(232, 233)에 입력된 제1 내지 제n 채널($\lambda_1 \sim \lambda_n$)을 파장분할 다중화하여 다중화 포트(231)로 출력하고, 상기 제1 써큘레이터(220)는 제2 포트(2202)에 입력된 다중화된 광신호를 상기 외부 광섬유(210)와 연결된 제3 포트(2203)로 출력한다.

【발명의 효과】

<33> 상술한 바와 같이, 본 발명에 따른 재구성 가능한 애드/드롭 모듈은 반사체를 사용하지 않고 써큘레이터와 광 스위치를 이용하여 애드/드롭부를 구현함으로써, 종래에 비하여 비용 효율(cost-effective)이 높으며, 구조를 간단하게 할 수 있다는 이점이 있다.

【특허청구범위】

【청구항 1】

파장분할다중 광전송 시스템 내에서 다중화된 광신호의 전송을 위한 광섬유와 연결되며, 상기 광신호에 대한 채널 애드 또는 드롭을 수행하기 위한 애드/드롭 모듈에 있어서,

제 1 내지 제3 포트를 구비하고, 제1 및 제3 포트는 상기 광섬유와 연결되며, 제1 포트에 입력된 광신호를 제2 포트로 출력하고, 제2 포트에 입력된 광신호를 제3 포트로 출력하는 제1 써큘레이터와;

상기 제1 써큘레이터의 제2 포트와 연결되며 상기 광신호의 통로가 되는 다중화 포트와, 각각 역다중화된 해당 채널의 통로가 되는 다수의 역다중화 포트를 구비하는 광 다중화/역다중화기와;

제 1 내지 제3 포트를 구비하고, 상기 제2 포트는 해당 역다중화 포트와 연결되며, 제2 포트에 입력된 채널은 제3 포트로 출력하고, 제1 포트에 입력된 채널은 제2 포트로 출력하는 제2 써큘레이터와,

제1 내지 제4 포트를 구비하고, 제1 포트는 상기 제2 써큘레이터의 제3 포트와 연결되며, 제3 포트는 상기 제2 써큘레이터의 제1 포트와 연결되고, 패스되는 채널의 통로를 위해 제1 포트는 제3 포트와 가변적으로 연결되며, 드롭되는 채널의 통로를 위해 제1 포트는 제4 포트와 가변적으로 연결되고, 애드되는 채널의 통로를 위해 제2 포트는 제3 포트와 가변적으로 연결되는 광 스위치를 각각

포함하는 다수의 애드/드롭부를 포함함을 특징으로 하는 재구성 가능한 애드/드롭 모듈.

【청구항 2】

제1항에 있어서,

상기 광 다중화/역다중화기는 도파관 격자 라우터를 포함함을 특징으로 하는 재구성 가능한 애드/드롭 모듈.

【도 2】

